

ОТЕЧЕСТВЕННАЯ СБИС ДЕКОДЕРА ЦИФРОВОГО ТЕЛЕВИЗИОННОГО СИГНАЛА K1879XB1A

Шевченко П.А.
ЗАО НТЦ «Модуль»

Основой элементной базы любой современной цифровой телевизионной приставки является микросхема декодера цифрового телевизионного сигнала класса системы на кристалле. Система на кристалле (СнК) декодера цифрового телевизионного сигнала, разработанная в ЗАО НТЦ «Модуль», допускает возможность создания различных конфигураций телевизионной приставки, от бюджетной до hi-end класса.

Структура и характеристики СБИС ДЦТС

В основе системы на кристалле декодирования и обработки аудио и видео информации для устройств цифрового телевидения лежит центральный процессор ARM1176JZF-S (см. рисунок 1). Обмен данными в системе осуществляется по шинам данных в соответствии со спецификацией AMBA 3.0 AXI.

Основными преимуществами ядра ARM1176JZF-S являются: производительная архитектура версии v6, наличие интегрированных в ядро кэшей команд и данных и сверхоперативной памяти команд и данных TCM (Tight Coupled Memory), поддержка новейшего формата шины – AMBA 3.0 AXI, наличие сопроцессора для работы с данными в формате с плавающей точкой. Ядро поддерживает работу с 64-разрядными данными.

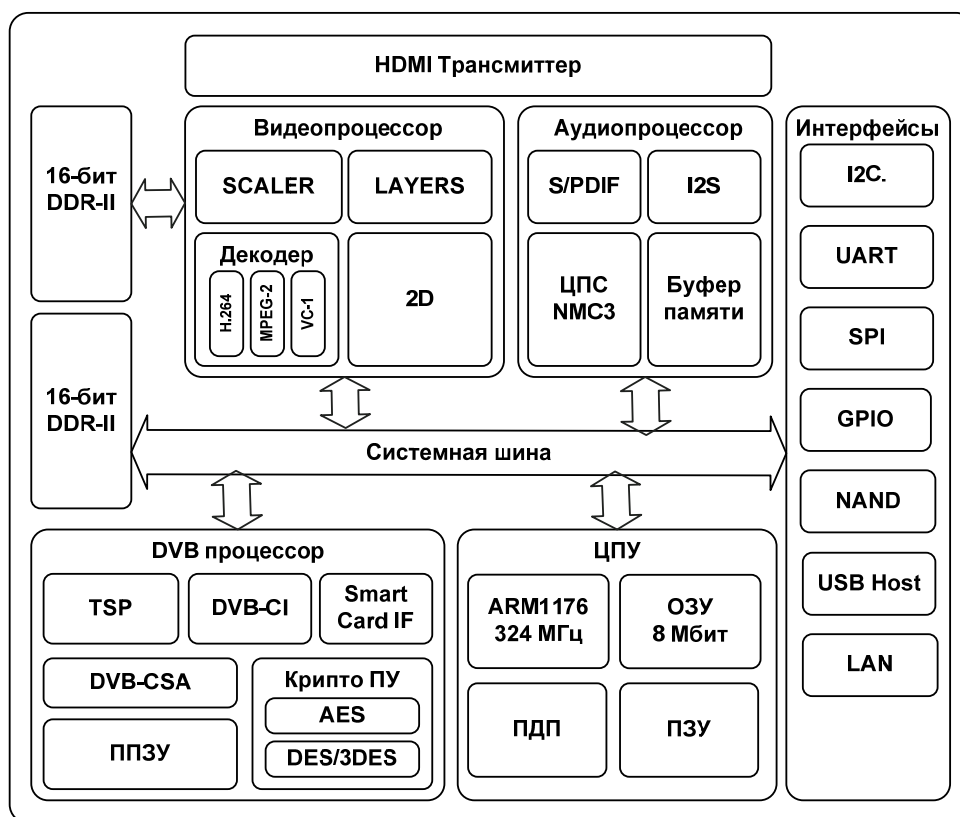


Рис. 1. Структура СБИС ДЦТС

Взаимодействие между отдельными устройствами системы обеспечивается настраиваемой матрицей коммутации (interconnect matrix unit). Матрица коммутации осуществ-

вляет возможность одновременной передачи данных от нескольких источников к нескольким приемникам. В том числе, используется пакетный режим передачи данных и возможность одновременной передачи нескольких пакетов данных с чередованием данных из разных пакетов от разных источников.

Многоканальный контроллер прямого доступа в память (ПДП) обеспечивает загрузку данных в требуемые области памяти. Система использует иерархическую многоуровневую систему памяти для максимальной загрузки данными всех вычислительных устройств системы.

Система памяти содержит четыре банка внутренней памяти общим объемом 8 Мбит, два интерфейса с внешней динамической памятью типа DDR2, интерфейсы с внешней flash памятью. Такая конфигурация в сочетании с кэшем команд и данных, памятью TCM процессора ARM обеспечивает иерархическую систему памяти с высокой пропускной способностью.

Видеопроцессор включает мультистандартный блок декодирования видео сигнала, 2D графический ускоритель и видеоконтроллер высокого разрешения с поддержкой функций масштабирования и наложения графических и видео слоев.

Аудиопроцессор содержит ЦПС на основе ядра NeuroMatrix, позволяющий программно решать задачи декодирования аудио сигнала. Многоканальный аудиоконтроллер поддерживает выдачу аудио сигнала по интерфейсам I²S и S/PDIF.

Цифровой интерфейс HDMI с поддержкой функции HDCP обеспечивает возможность построения устройств без использования дополнительных внешних компонент в аудио и видео тракте.

Система содержит DVB процессор, включающий: демультиплексор транспортного потока TSP, осуществляющего разбор транспортного потока от нескольких источников, криптопроцессор, поддерживающий основные алгоритмы условного доступа, в том числе, CSA, DES, 3DES. Возможно подключение внешних модулей условного доступа по интерфейсу DVB-CI и работа со смарт-картами. Уникальные для микросхемы ключи хранятся в однократно программируемом ППЗУ.

Многочисленные коммуникационные интерфейсы обеспечивают возможность построения на базе описываемой микросхемы линейки устройств с различными потребительскими свойствами используя, при этом, минимальное количество дополнительных микросхем.

Формирование системы из набора IP блоков

Система на кристалле построена на основе готовых функциональных блоков. Такой подход обеспечивает возможность максимальной унификации системы и значительно упрощает адаптацию необходимого программного обеспечения. Собственно говоря, большая часть программного обеспечения для процессоров ARM из имеющегося на рынке, может выполняться системой без внесения каких-либо изменений, либо с минимальной адаптацией.

СБИС включает в свой состав IP блоки многих известных производителей, таких как: ARM, Silicon Image, Fujitsu, Aeroflex Gaisler, Takumi.

В то же время, микросхема включает набор IP блоков собственной разработки: видео и аудио контроллеры, контроллер NAND Flash памяти, ЦПС на основе ядра NMC3, блок декодирования транспортного потока и криптопроцессор.

Использование IP блоков различных поставщиков порождает потенциальные проблемы согласования их работы в составе системы.

Типичными задачами интеграции сторонних IP блоков в систему являются:

- Согласование интерфейсов блоков, как на физическом уровне, так и на уровне транзакций. Разрабатываются оболочки для согласования протоколов работы шинных интерфейсов.
- Согласование программных интерфейсов блоков, например, форматов данных при их размещении в памяти. Решение этих задач может потребовать как модификаций в программном коде, так и разработки аппаратных блоков, формирующих данные в требуемом формате.
- Разработка дополнительных моделей тестового окружения и функциональных тестов, отрабатывающих сценарии работы, характерные для разрабатываемой СБИС.

Таким образом, использование готовых IP, хотя и снижает трудозатраты по общей разработке системы, но, все равно, объем работ по интеграции таких блоков может оказаться значительным.

Характеристики микросхемы.

В таблице 1 приведены технические параметры кристалла.

Таблица 1 Технические параметры микросхемы.

Технология изготовления	КМОП 90 нм
Размер кристалла	8 x 8 мм
Напряжение питания	1,2/1,8/3,3 В
Типовая мощность потребления	<2 Вт
Частота ядра	324 МГц
Частота внутренней шины	162 МГц
Объем внутренней памяти	8 Мбит
Тип корпуса	BGA544

Характеристики микросхемы вполне могут позволить ей занять достойное место на отечественном рынке, в различных областях применения, от цифровых телевизионных приставок бюджетного уровня до многофункциональных мультимедийных центров.

Основные принципы организации разработки

Организация разработки и отладки системы строится на следующих принципах:

- Многоступенчатая отладка системы на всех этапах проектирования. Тестовые последовательности формируются на этапе разработки отдельных блоков системы и используются для проверки системы вплоть до испытаний прототипа устройства на базе СБИС.
- Отладка попарного взаимодействия между отдельными блоками системы, как на уровне физических интерфейсов, так и на уровне приложений.
- Отладка в сочетании с разработкой ПО, позволяющая отработать реалистичные сценарии функционирования системы.
- Раннее прототипирование целевой системы. Основная стратегия отладки – выявление возможных ошибок на ранних этапах разработки, когда их исправление обходится дешевле.

Отладка СБИС возможна тремя методами: логическим моделированием СБИС или ее частей; прототипированием частей СБИС; отладкой тестовых кристаллов. Логическое моделирование – достаточно медленный процесс, обеспечивающий частоту работы устройства в 10^2 - 10^3 Гц, что в 10^6 раз меньше реальных рабочих частот. Создание

тестовых кристаллов – процесс длительный и дорогостоящий.

Таким образом, наиболее эффективным средством отладки блоков СБИС является прототипирование.

Для отладки проекта СБИС ДЦТС была разработана специализированная аппаратно-программная платформа (АПП).

Опыт использования АПП при разработке СБИС ДЦТС продемонстрировал ее эффективность при отладке. Использование АПП позволило выявить ряд функциональных ошибок на ранних стадиях проектирования и разработать и отладить ПО устройств СБИС до изготовления микросхемы, ускорив, таким образом, отладку конечного устройства.

Заключение

В данной публикации изложена концепция построения СБИС на основе требований к конечным устройствам и используемому ПО. На примере СБИС ДЦТС показано как требования к микросхеме определяются из функциональных задач и структуры устройства телевизионного приемника.

Дается описание основных характеристик микросхемы. Описано построение структуры СБИС с использованием различных IP, особенности совместного применения в системе блоков различных типов и разработчиков.

Изложены основные принципы организации разработки и отладки проекта, в том числе, аспекты использования аппаратно-программной платформы проектирования СБИС в качестве основного инструмента аппаратно-программной верификации сложных функциональных блоков микросхемы и создания программного обеспечения устройств на основе СБИС.

Литература

- [1] М. Симонов, А. Лейбов, Ю. Шавдия Переход на цифровое телевизионное вещание в Российской Федерации // Электроника: Наука, Технология, Бизнес. - 2007. - №8. - С. 20-27.
- [2] П.А. Шевченко, А.В. Шкуренко Декодер цифрового телевизионного сигнала высокой четкости: система на кристалле // Электроника: Наука, Технология, Бизнес. - 2007. - №8. - С. 62-66.
- [3] К. Быструшкин Современная элементная база для аналого-цифровых телевизоров TV/DVB // Электронные компоненты. - 2002. - №6. - С. 1-4.
- [4] П.А. Шевченко Платформа для разработки СБИС декодера ТВ-сигнала // Электроника: Наука, Технология, Бизнес – 2010 - №3 – С. 60-65.
- [5] П.А. Шевченко СБИС декодера цифрового телевизионного сигнала. Технология разработки // «Проблемы разработки перспективных микро- и наноэлектронных систем – 2010 (МЭС-2010)» Сборник трудов под общ. ред. академика РАН А.Л. Стемповского. – М.: ИППМ РАН, 2010. – С. 320-325